

Sistemas Digitais

Lógica de Polaridade

João Paulo Baptista de Carvalho

joao.carvalho@inesc.pt



Lógica Positiva

- Como se viu nas aulas anteriores, as *gates* têm um funcionamento binário assumindo um de dois valores de tensão eléctrica na sua saída e interpretando as suas entradas de forma semelhante. Um NOT, por exemplo, produz na sua saída um valor dentro do intervalo HIGH sempre que a sua entrada tem um valor dentro do intervalo LOW
- É normal associar o nível alto (H) num terminal de um circuito ao valor lógico 1 e o nível baixo (L) ao valor lógico 0:

Valor lógico	Nível de tensão
0	L
1	H

- Esta correspondência é denominada Lógica Positiva, e talvez por ser bastante intuitiva, é muito utilizada

Lógica Positiva (II)

- Analisemos um pouco mais a fundo este conceito. Uma gate de um circuito 74LS08 tem a seguinte tabela de funcionamento especificada pelos fabricantes:
- Aplicando a correspondência acima referida, obtém-se a clássica tabela do AND:
- É por isto natural, que a designação das *gates* incluídas no 74LS08 seja “Positive AND Gate”, numa alusão a que a interpretação do circuito como um AND está associada ao pressuposto que se está a usar lógica positiva.

Valor lógico	Nível de tensão
0	L
1	H

Entrada A	Entrada B	Saída
L	L	L
L	H	L
H	L	L
H	H	H

Entrada A	Entrada B	Saída
0	0	0
0	1	0
1	0	0
1	1	1



Lógica Negativa

- Como é evidente, a lógica positiva não é a única convenção possível. A alternativa é a lógica negativa com a seguinte tabela de correspondência:
- Repare-se que a interpretação do funcionamento do 74LS08 é diferente quando se utiliza lógica negativa. Aplicando à tabela que descreve o funcionamento eléctrico do 74LS08 a correspondência associada à lógica negativa obtém-se a seguinte tabela de verdade:
- Esta tabela corresponde à função OR. Isso quer dizer que, em lógica negativa as gates incluídas no 74LS08 são interpretadas como circuitos OR.

Valor lógico	Nível de tensão
0	H
1	L

Entrada A	Entrada B	Saída
L	L	L
L	H	L
H	L	L
H	H	H

Entrada A	Entrada B	Saída
1	1	1
1	0	1
0	1	1
0	0	0



Lógica Negativa (II)

- Em lógica negativa as gates incluídas no 74LS08 são interpretadas como circuitos OR!
- É óbvio que o circuito electrónico funciona sempre da mesma maneira. A interpretação que fazemos é que é diferente.
- A lógica negativa é muito menos usada que a lógica positiva
- Actualmente reconhece-se que nenhuma das correspondências anteriores é a ideal

Valor lógico	Nível de tensão
0	H
1	L

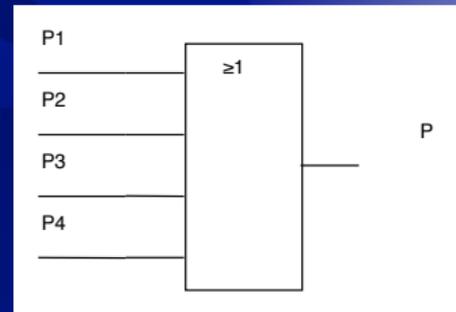
Entrada A	Entrada B	Saída
L	L	L
L	H	L
H	L	L
H	H	H

Entrada A	Entrada B	Saída
1	1	1
1	0	1
0	1	1
0	0	0



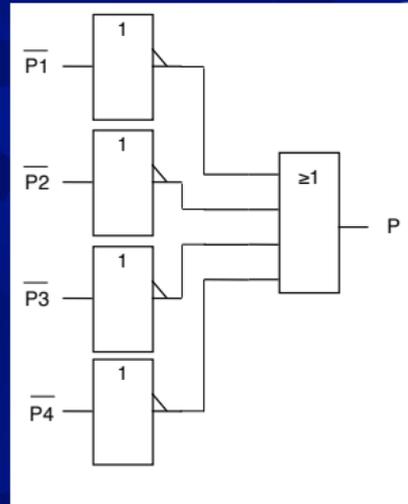
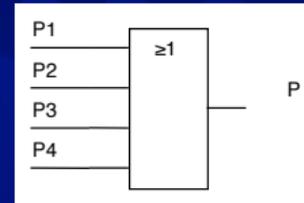
Lógicas Positiva e Negativa (exemplo)

- Pretende-se implementar num carro um sinal sonoro de aviso, que assinale que o carro tem pelo menos uma porta aberta
- Se o carro tiver 4 portas podemos representar cada porta por uma variável P1 a P4 que estará a 1 quando a porta está aberta. A variável P significará quando a 1, que existe pelo menos uma porta aberta. Assim: $P = P1 + P2 + P3 + P4$
- O seguinte logigrama (representado em norma IEC), implementa essa função:



Lógicas Positiva e Negativa (exemplo) (II)

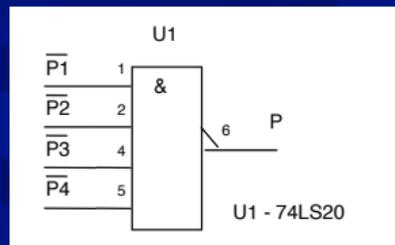
- Está a partir-se do princípio de que as variáveis estão implementadas usando lógica positiva, isto é, de que quando a porta x se abre, o sinal P_x fica a H
- Porém nem sempre isso acontece, e é frequente certas variáveis estarem representadas em lógica negativa. A título de exemplo, considere-se que quando uma porta está aberta a respectiva variável P_x assume um valor no intervalo L (o que faz sentido, já que ao abrirmos uma porta o circuito é interrompido)
- Se raciocinarmos em lógica positiva, isso significa que, aquilo a que na realidade temos acesso são essas variáveis negadas. O logigrama terá de ser adaptado em conformidade, passando à situação ilustrada a seguir:



Lógicas Positiva e Negativa (exemplo)(III)

- Mas este logigrama é demasiado complexo e é possível alterá-lo para ficar mais simples e para usar menos circuitos integrados.
- Basta aplicar uma das Leis de Morgan para converter o OR e as negações num único NAND de 4 entradas:

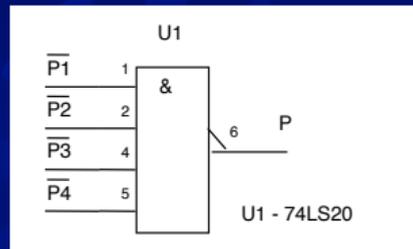
$$\overline{\overline{P_1} + \overline{P_2} + \overline{P_3} + \overline{P_4}} = \overline{\overline{P_1} \cdot \overline{P_2} \cdot \overline{P_3} \cdot \overline{P_4}}$$



- Assim, obtém-se um circuito que pode ser implementado com um único Circuito Integrado
- O logigrama pode ser ilustrado com a indicação dos integrados envolvidos, passando a ser um esquema eléctrico

Lógicas Positiva e Negativa (exemplo)(III)

$$\overline{\overline{P_1} + \overline{P_2} + \overline{P_3} + \overline{P_4}} = \overline{\overline{\overline{P_1} \cdot \overline{\overline{P_2} \cdot \overline{\overline{P_3} \cdot \overline{\overline{P_4}}}}}}$$



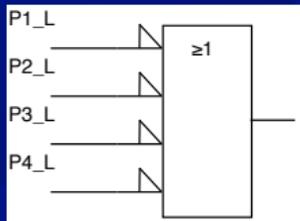
- Este circuito é muito mais simples que o anterior. O problema é que neste circuito não é de forma alguma evidente a lógica inicial do problema.
- Pretendia-se que um sinal de aviso ficasse activo desde que pelo menos uma das portas estivesse aberta ($P1$ OU $P2$ OU $P3$ OU $P4$), mas o que se vê no logigrama é um E das várias entradas e não um OU...
- O problema resulta de se ter alterado o tipo de funções (e, portanto de integrados) usados, para que o circuito se adaptasse às condições exteriores, e de seguida se ter simplificado o mesmo.
- Essa alteração é conveniente para simplificar o circuito mas tem a consequência negativa apontada

Lógica de Polaridade

- A solução para este dilema assenta em simplificar da mesma forma o circuito, repensando, porém, a forma de o representar.
- Com essa finalidade criou-se a lógica de polaridade, forma alternativa às lógicas positiva e negativa e que consiste na opção local em cada ponto do circuito por lógica positiva ou negativa, conforme o que é mais conveniente para a clareza de representação.
- Claro que isso obriga a que em cada ponto do circuito se indique o tipo de correspondência utilizada
- Voltando ao exemplo, vimos que as variáveis P1 a P4 estavam activas, isto é, em termos de álgebra de Boole, assumiam o valor 1, quando o sinal eléctrico que lhes dá suporte está no intervalo L.
- Assume-se assim que essas entradas do circuito estão em lógica negativa e indica-se isso designando os respectivos sinais eléctricos por P1_L, P2_L, P3_L e P4_L.
- O significado de P1_L, por exemplo, é o de que, quando a variável P1 está a 1, o sinal eléctrico respectivo está no intervalo inferior de tensão L. Repare-se que não há aqui o conceito de negação da variável e sim, apenas, uma correspondência entre o comportamento da variável e o do sinal eléctrico

Lógica de Polaridade

- Voltemos agora ao circuito OR de quatro entradas no logigrama inicial. Se as variáveis de entrada são suportadas em sinais segundo a convenção da lógica negativa, então isso tem de ser assumido pela entrada do OR.
 - A forma como tal se indica é através de um triângulo nessas entradas:



- Repare-se que a relação que existia entre as variáveis P_x e a função OR no primeiro logigrama se mantém aqui. De facto, uma vez que as variáveis são suportadas em sinais segundo a lógica negativa, e as entradas do OR também, o OR “vê” directamente o valor das variáveis à sua entrada.

Lógica de Polaridade (II)

- A passagem a esquema eléctrico de um logigrama em lógica de polaridade implica identificar os integrados que possam ser utilizados
- Afim de facilitar o processo, podem-se desenhar as tabelas de verdade das funções básicas AND, OR e XOR em termos de nível de actividade (I – Inactivo; A – Activo)
- De notar que em lógica de polaridade não existem NANDs ou NORs mas sim ANDs e ORs com saídas activas a Low

AND

x	y	$x \cdot y$
I	I	I
I	A	I
A	I	I
A	A	A

OR

x	y	$x + y$
I	I	I
I	A	A
A	I	A
A	A	A

XOR

x	y	$x \oplus y$
I	I	I
I	A	A
A	I	A
A	A	I

- As tabelas são aplicadas da seguinte forma:
 - Quando se tem uma variável activa a High, então substitui-se o A por um H e o I por um L
 - Quando se tem uma variável activa a Low, então substitui-se o A por um L e o I por um H

Lógica de Polaridade (III)

AND

x	y	x.y
I	I	I
I	A	I
A	I	I
A	A	A

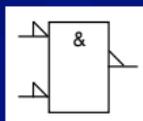
OR

x	y	x+y
I	I	I
I	A	A
A	I	A
A	A	A

XOR

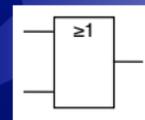
x	y	$x \oplus y$
I	I	I
I	A	A
A	I	A
A	A	I

- Obtem-se assim uma tabela em que é fácil identificar o tipo de porta a utilizar. Por exemplo, se tivermos um And com ambas as entradas activas a Low, e a saída activa a Low, pegamos na tabela do And e fazemos as substituições indicadas ($v_L \rightarrow I=H, A=L$; $v_H \rightarrow I=L, A=H$), obtendo:



x_L	y_L	f_L
H	H	H
H	L	H
L	H	H
L	L	L

Ou seja temos o equivalente a um OR em lógica positiva, que pode ser implementado com um integrado 74LS32



Lógica de Polaridade (exemplo)

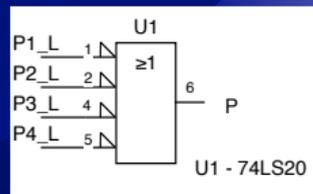
- Voltando ao exemplo do “Aviso de porta aberta”, se quisermos implementar o circuito representado pelo logigrama a que chegámos, só temos partir da tabela de um OR de 4 entradas expressa em níveis de actividade:

P ₄	P ₃	P ₂	P ₁	P
I	I	I	I	I
I	I	I	A	A
I	I	A	I	A
I	I	A	A	A
I	A	I	I	A
I	A	I	A	A
I	A	A	I	A
I	A	A	A	A
A	I	I	I	A
A	I	I	A	A
A	I	A	I	A
A	I	A	A	A
A	A	I	I	A
A	A	I	A	A
A	A	A	I	A
A	A	A	A	A

P ₄ _L	P ₃ _L	P ₂ _L	P ₁ _L	P_H
H	H	H	H	L
H	H	H	L	H
H	H	L	H	H
H	H	L	L	H
H	L	H	H	H
H	L	L	H	H
H	L	L	L	H
L	H	H	H	H
L	H	H	L	H
L	H	L	H	H
L	H	L	L	H
L	L	H	H	H
L	L	L	H	H
L	L	L	L	H

A função que só está a L quando todas as entradas são H é o NAND em lógica positiva. Ou seja, apesar de o circuito ser representado como um OR em lógica de polaridade (dando uma indicação semântica de que basta uma entrada estar activa para activar a saída), a sua implementação física será feita recorrendo a um circuito que contenha um NAND de 4 entradas.

Ou seja, chegou-se obviamente ao resultado apresentado no acetato 5, com a grande diferença de que visualmente se mantém a lógica inicial do problema



Bibliografia

- Mano, M., Kime, C. – “Logic and Computer Design Fundamentals”, Prentice Hall, secções 3.1 a 3.4