

Aluno _____	Nº _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

1. [1 val] Faça a tabela de verdade da função $f(A, B, C) = \overline{\overline{A(B + C)} \oplus C(A + B)}$

2. [1 val] Simplifique algebricamente a função $f(A, B, C, D) = \overline{C}D + B + \overline{B}C\overline{D} + ABC$

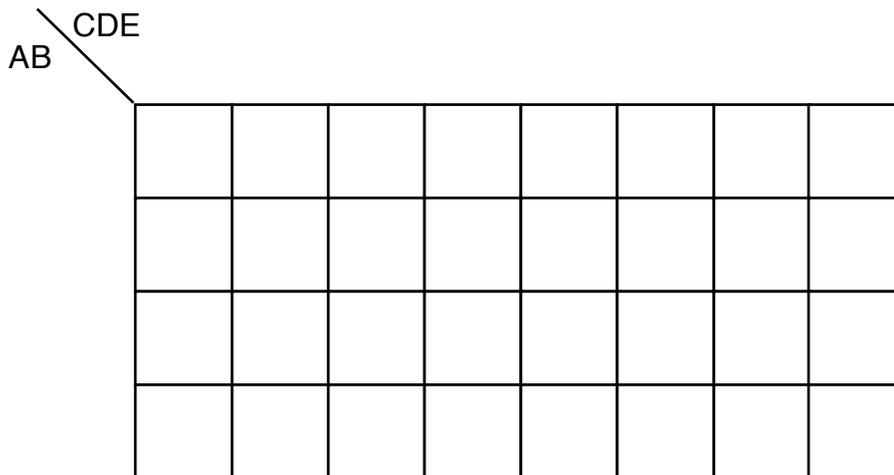
Aluno _____	Nº _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

3. Considere a seguinte função booleana, em que A é a variável de maior peso e m_d são indiferenças:

$$f(A, B, C, D, E) = \sum m(2, 10, 11, 12, 13, 18, 20, 25, 26, 31) + \sum m_d(0, 4, 5, 6, 8, 9, 14, 15, 19, 21, 27, 29)$$

a) Identifique os implicantes primos essenciais da função **[0.5 val]**. Obtenha a expressão mínima da função na forma disjuntiva (soma de produtos) utilizando o método de Karnaugh **[1.5 val]**. Utilize o seguinte mapa:



b) **[0.6 val]** Manipule algebricamente a expressão obtida de forma a obter uma função que possa ser implementada recorrendo unicamente a portas NAND e/ou NOTs.

4. **[0.6 val]** O resultado da leitura do valor de uma distância é de 1487,55Km. Represente esse valor em BCD:

Aluno _____	Nº _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

5. [1 val] Realize a operação $-128+54$ utilizando operandos representados em notação de complemento para 2 com 8 bits e indique se o resultado obtido é válido. Justifique.

6. [1.5 val] Realize a função booleana $f(A, B, C) = \bar{A}B + AC + \bar{A}\bar{B}C$ utilizando o número mínimo de multiplexers com 2 entradas de seleção. Justifique.

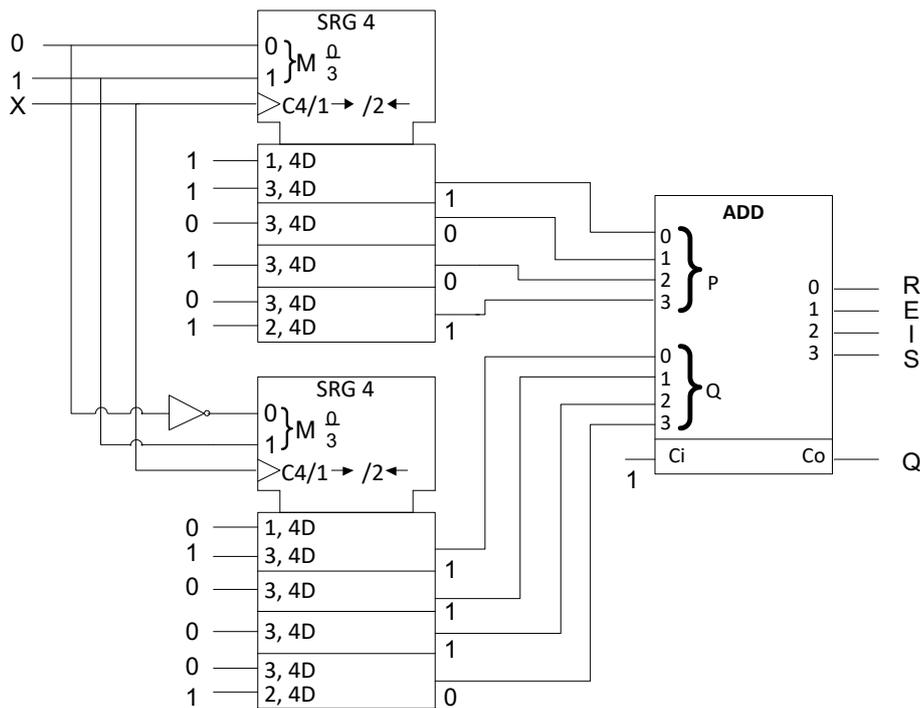
Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

7. [1.5 val]] Projecte um circuito que toma como entrada um número binário x de 2 bits e apresenta na sua saída x^3 . Utilize o número mínimo possível de descodificadores de 2 variáveis de seleção e o número mínimo de portas lógicas adicionais.

8. [1.5 val] Considere o circuito da figura seguinte. Assuma que $X=0$. Qual o valor assumido por R, E, I, S e Q quando X passar de 0 para 1. Justifique.

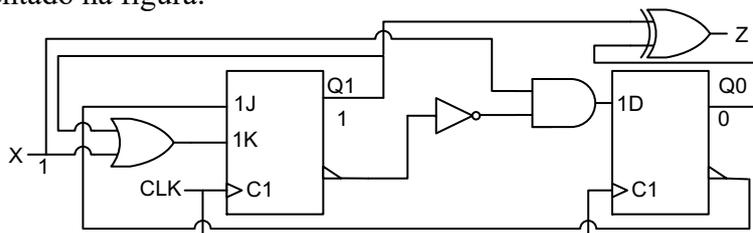


Aluno _____

N° _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

9. Considere o circuito sequencial apresentado na figura.



a) [0.3 val] Trata-se de uma máquina de Moore ou de Mealy? Justifique.

b) [1.0 val] Se os valores lógicos no instante presente forem os indicados na figura, indique justificando quais os valores assumidos por Q1 e Q0 após a ocorrência de um flanco ascendente de relógio.

b) [1.0 val] Tendo em consideração as características temporais das portas lógicas e dos elementos de memória indicadas na tabela que se apresenta a seguir, indique justificando, qual é a frequência máxima do relógio CLK que garante o funcionamento correcto do circuito (não precisa de “fazer as contas” que envolvam fracções).

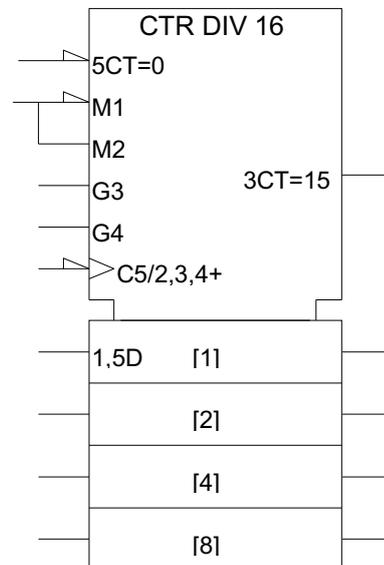
FF D	
t_{SETUP}	11 ns
t_{HOLD}	3 ns
$t_{\text{PHL/LH}}$	45 ns
FF JK	
t_{SETUP}	18 ns
t_{HOLD}	4 ns
$t_{\text{PHL/LH}}$	30 ns
AND/OR	
$t_{\text{PHL/LH}}$	11 ns
NOT	
$t_{\text{PHL/LH}}$	8 ns

Aluno _____	N° _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

10. [1 val] Desenhe o diagrama de estados de uma máquina de Mealy com uma entrada X e uma saída Z ambas de um bit. Z deve ser “0” sempre que o conjunto das últimas 4 entradas tenha sido “1011”, e “1” nos restantes casos.

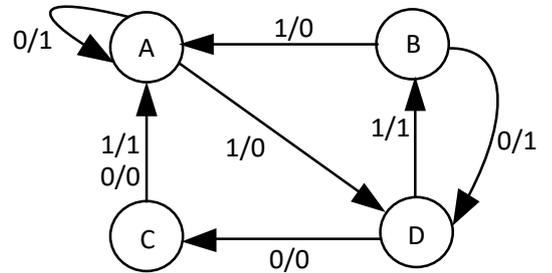
11. [2 val] Considere um circuito com uma entrada I e duas saídas O_1 e O_2 . No estado inicial o circuito deve ter ambas as saídas a 0. No estado seguinte o circuito analisa a entrada I : se $I=0$, as saídas devem ser 01; se $I=1$, as saídas deverão ser 10. De seguida (independentemente de I), o circuito deve ir para um estado em que as saídas são 11, e depois o circuito volta ao início. Projecte um circuito que implemente esta máquina a partir do contador de 4 bits com carregamento paralelo apresentado.



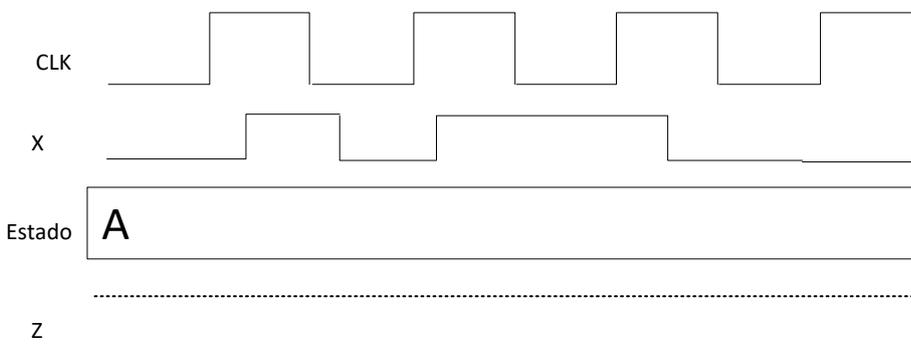
Aluno _____	N° _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

12. a) [1.5 val] Utilizando a síntese clássica de circuitos sequenciais síncronos, obtenha as equações das entradas dos Flip-Flops e da saída Z de um circuito que implemente a máquina de estados apresentada na figura adjacente. Utilize FF do tipo JK edge triggered negativos, e a seguinte codificação de estados: A=00; B=01; C=11; D=10. Justifique.



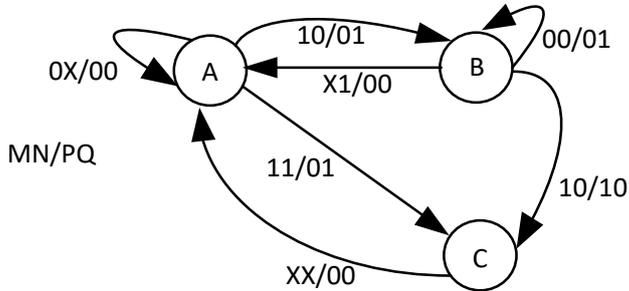
b) [1 val] Complete o seguinte diagrama temporal indicando o estado do circuito e o valor da saída Z do circuito projectado na alínea anterior em cada instante. Assuma que no instante inicial o circuito se encontra no estado A.



Aluno _____	N° _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

13. [1.5 val] Considere o diagrama de estados e o circuito representado de seguida. A máquina tem 2 entradas (M e N) e 2 saídas (P e Q). Complete o circuito (com entradas e saídas) e indique qual deverá ser o conteúdo da RAM para que o circuito implemente o diagrama apresentado. Justifique.



Address	Q3	Q2	Q1	Q0
0000				
0001				
0010				
0011				
0100				
0101				
0110				
0111				
1000				
1001				
1010				
1011				
1100				
1101				
1110				
1111				

